

Module :

boucle à verrouillage de phase



► Diaporama : la boucle à verrouillage de phase

► Résumé de cours

- 1- Principe de la boucle à verrouillage de phase
- 2- Applications en modulation de fréquence
- 3- Applications à la synthèse de fréquence
- 4- Schéma fonctionnel de la boucle
- 5- Les filtres de boucle
- 6- Le comparateur phase-fréquence à pompe de charge

► Exercices PLL

Etude d'une PLL simple
Principe d'un synthétiseur de fréquence
Modélisation des fonctions d'une PLL
Schéma fonctionnel d'une PLL simple
PLL à pompe de charge

► Questionnaire : la boucle à verrouillage de phase

1) Principe de la boucle à verrouillage de phase :

La boucle à verrouillage de phase ou Phase Locked Loop (invention française datant de 1932) permet d'asservir la fréquence d'un VCO à la fréquence d'un signal de référence dans une certaine plage autour de la fréquence centrale f_0 .

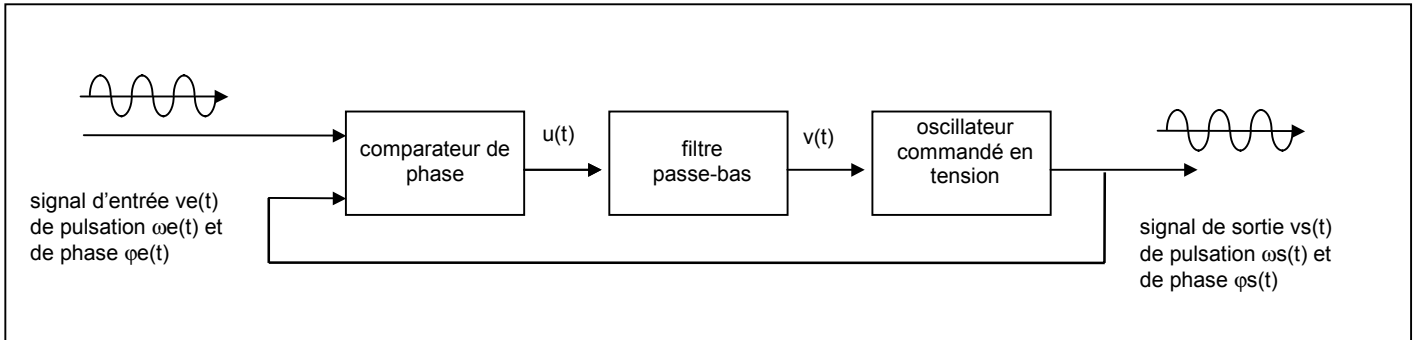


Figure 1. Structure de base de la boucle à verrouillage de phase.

Les éléments de la PLL sont les suivants :

- l'oscillateur VCO donne une fréquence qui varie en fonction de la tension de commande v appliquée sur son entrée. Il est linéarisé autour de f_0 et caractérisé par sa pente K_0 :

$$K_0 = \frac{\text{variation de la pulsation du signal de sortie}}{\text{variation de la tension de commande}} \quad \text{en radian/sV}$$

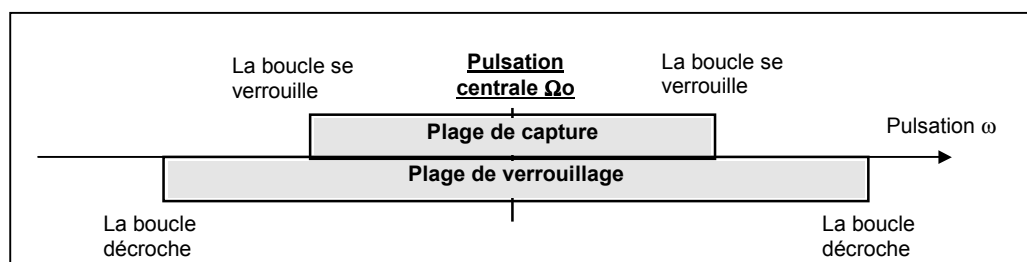
- la fréquence du VCO est comparée avec une fréquence de référence (consigne) grâce à un comparateur de phase (Ou exclusif, comparateur phase-fréquence, pompe de charge)
- le comparateur de phase fournit à sa sortie une tension u alternative dont la valeur moyenne v donnée par un passe-bas est proportionnelle au déphasage entre v_e et v_s . Il est caractérisé par un coefficient souvent noté K_d défini par :

$$K_d = \frac{\text{valeur moyenne de la tension en sortie}}{\text{déphasage entre les signaux d'entrée}} = \frac{U_{\text{moyen}}}{\phi} \quad \text{en volts/radian}$$

Le fonctionnement de la PLL est le suivant :

- ⇒ en l'absence de signal injecté à l'entrée de la boucle, ou si la fréquence du signal injecté est en dehors de la plage de fonctionnement du VCO, la boucle est dite **non verrouillée** et $f_s = f_0$
- ⇒ si on injecte dans la boucle un signal de fréquence f_e voisin de f_0 , **la PLL se verrouille** et on aboutit au bout d'un temps bref (1 à 100 ms en général) à un état stable caractérisé par **$f_s = f_e$**
- ⇒ une fois la boucle verrouillée ou accrochée, la fréquence d'entrée peut varier dans la **plage de verrouillage** sans que cette boucle ne décroche et on a toujours **$f_s = f_e$**
- ⇒ si la fréquence d'entrée sort de la plage de verrouillage, la boucle décroche et on revient à la situation d'une boucle non verrouillée (à éviter dans la pratique !)

Figure 2. Les plages de capture et de verrouillage.



Pour raccrocher la boucle, il faut alors revenir au voisinage de f_0 et pénétrer dans la **plage de capture**.

2) Applications en modulation de fréquence :

⇒ la **production d'un signal FM** se heurte à deux exigences contradictoires à savoir :

- bonne stabilité de la porteuse f_0
- excursion en fréquence autour de f_0 suffisante

La boucle à verrouillage de phase permet d'atteindre ces 2 objectifs simultanément :

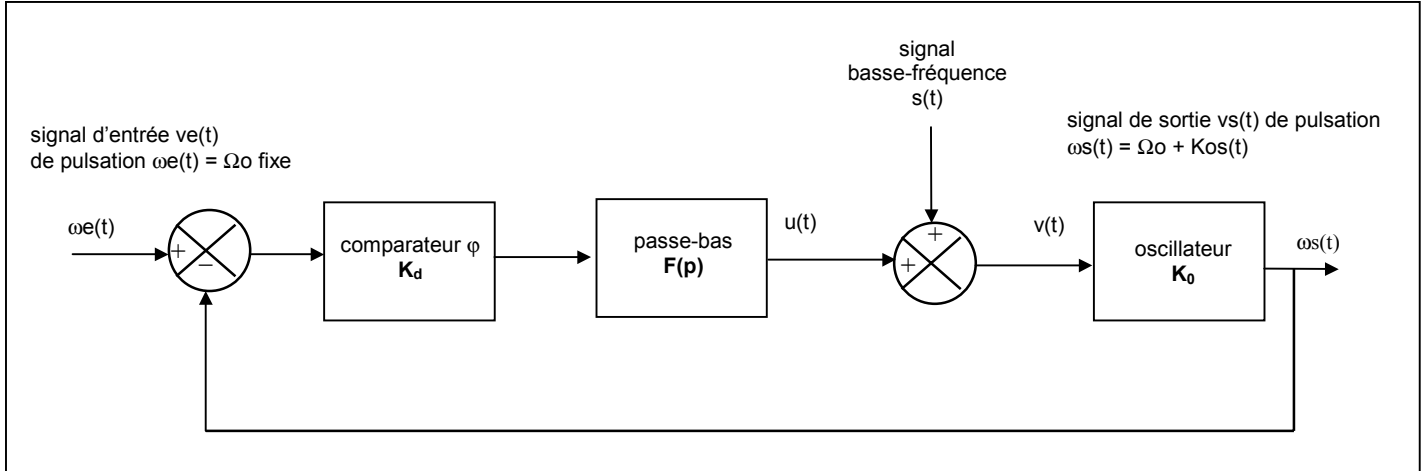


Figure 3. Modulateur de fréquence à PLL.

Le fonctionnement est le suivant :

- la PLL est accrochée sur un oscillateur à quartz fournissant un signal de fréquence F_0
- le signal modulant est superposé au signal de commande v à l'entrée du VCO
- la fréquence de coupure f_c du filtre passe-bas sera choisie très basse, par exemple $f_c = 0,1$ Hz

La boucle est alors efficace vis-à-vis des dérives lentes du VCO, mais incapable de réagir devant des variations rapides de la fréquence de sortie causées par le signal modulant.

⇒ La **démodulation FM** peut aussi se réaliser simplement à l'aide d'une PLL. La sortie utile de cette structure se trouve alors à l'entrée du VCO :

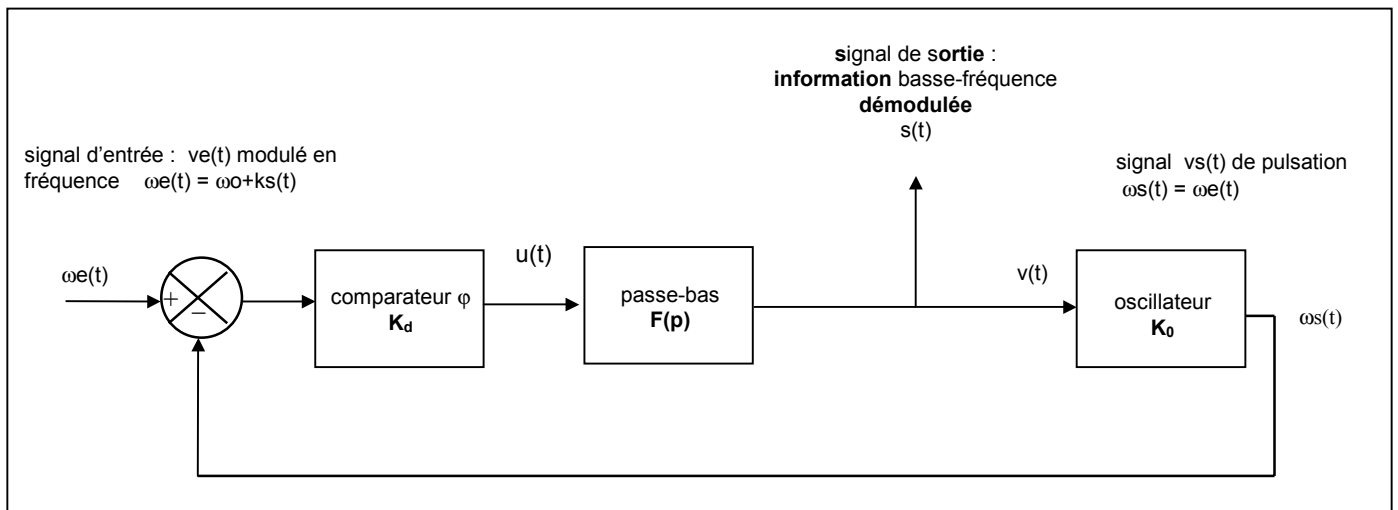


Figure 4. Démodulateur de fréquence à PLL.

Pour un signal modulé en fréquence, l'erreur n'est sauf cas particulier pas nulle, mais reste faible pour une boucle dont le filtre est bien calculé.

La fréquence de sortie suit donc d'assez près la fréquence d'entrée, et la tension à l'entrée du VCO variera donc comme la fréquence. On récupère donc à l'entrée du VCO une image assez fidèle du signal modulant.

3) Applications à la synthèse de fréquence :

⇒ le **synthétiseur de fréquence** :

Il permet de produire, à partir d'un oscillateur à quartz de référence de fréquence f_r , un signal dont la fréquence peut varier par pas et dont la stabilité est la même que celle de l'oscillateur pilote.

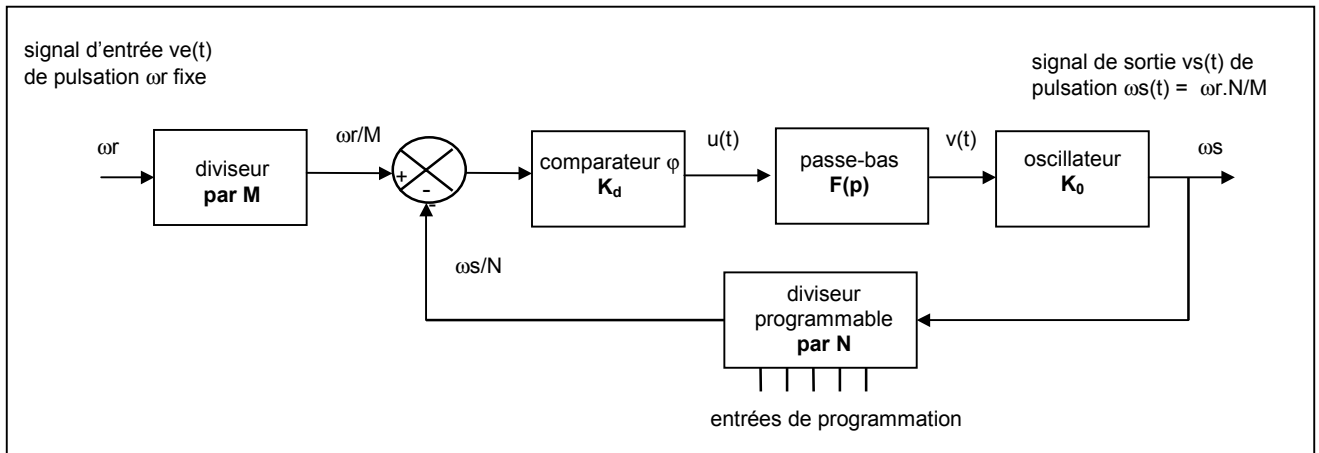


Figure 5. Le synthétiseur de fréquence de base.

Les relations entre les fréquences sont simples puisque la boucle assure l'égalité des fréquences à l'entrée du comparateur de phase :

$$f/N = f_r/M \quad \text{soit} \quad f = N.f_r/M$$

Le pas de la synthèse est défini par le diviseur R et vaut f_r/M et la fréquence de sortie peut être modifiée simplement en programmant à une autre valeur le diviseur .

⇒ le **synthétiseur à prédiviseur** :

Si la fréquence de sortie du VCO est trop élevée pour le diviseur programmable du circuit synthétiseur, on intercale un prédiviseur par P dont il existe des versions montant à la dizaine de GHz.

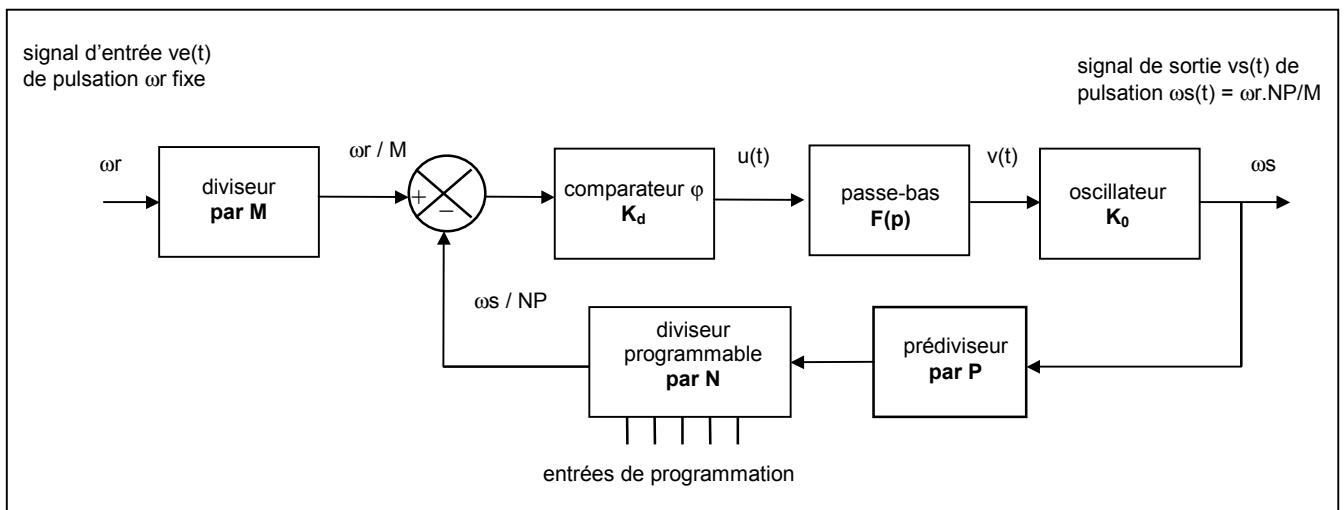


Figure 6. Synthétiseur de fréquence à prédiviseur.

Dans cette structure, le pas de la synthèse est plus important puisqu'il a été multiplié par le rapport de prédivision et vaut maintenant $P.f_r/M$.

On trouve des synthétiseurs à boucle à verrouillage de phase dans tous les équipements modernes : récepteurs FM, TV, émetteurs récepteurs CB, magnétoscopes, décodeurs TV numériques, modems téléphoniques et câbles, téléphones GSM etc ...

4) Schéma fonctionnel de la boucle :

Pour des variations autour du point de repos défini par ω_0 , et si on s'intéresse aux phases des signaux d'entrée et de sortie, le schéma fonctionnel de la boucle s'établit ainsi :

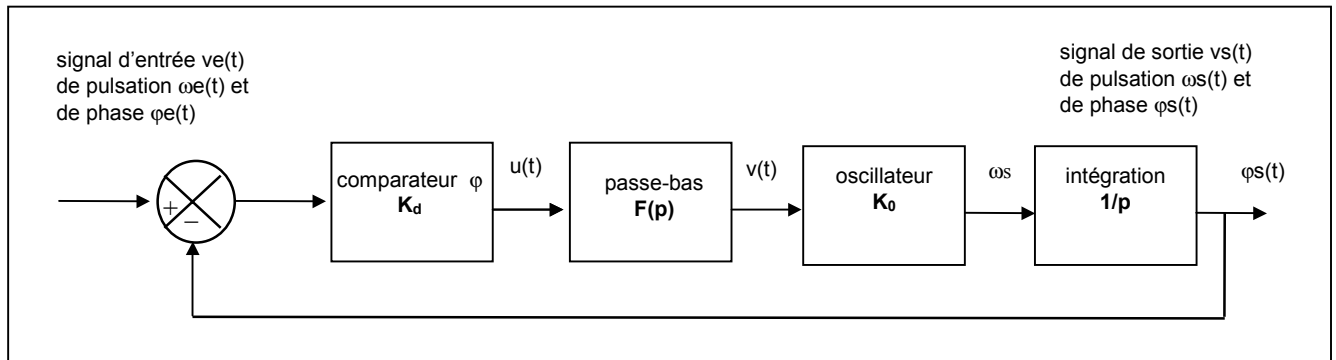


Figure 7. Modèle complet de la boucle en phase.

La transmittance en boucle ouverte de ce système asservi s'écrit :
$$T(p) = \frac{\varphi_s(p)}{\varphi_e(p)} = \frac{K_0 K_d F(p)}{p}$$

Remarque : pour faire apparaître les pulsations ω_s et ω_e des signaux d'entrée et de sortie, il faut modifier le schéma fonctionnel, sachant que la pulsation est la dérivée de la phase :

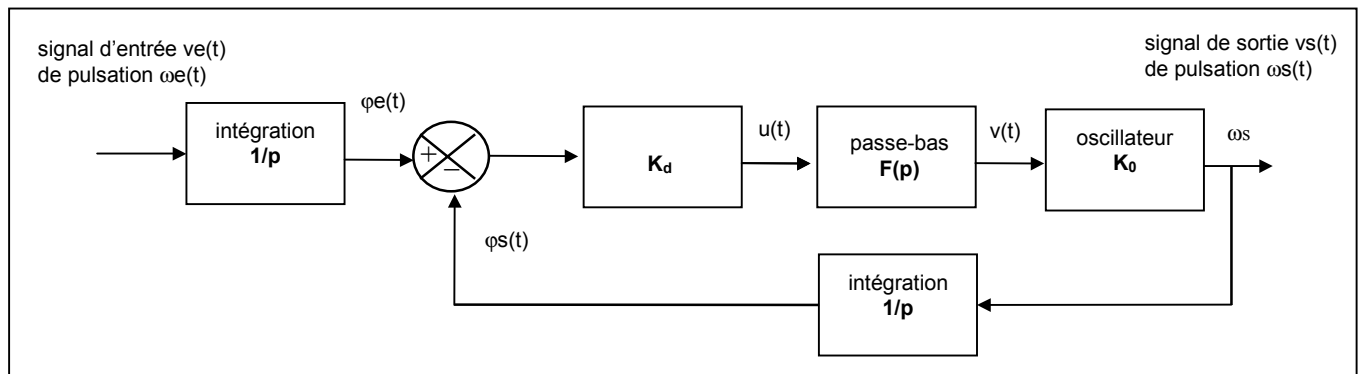


Figure 9. Modèle complet de la boucle en pulsation.

Ce schéma peut encore se simplifier encore en fusionnant les deux intégrateurs après le comparateur :

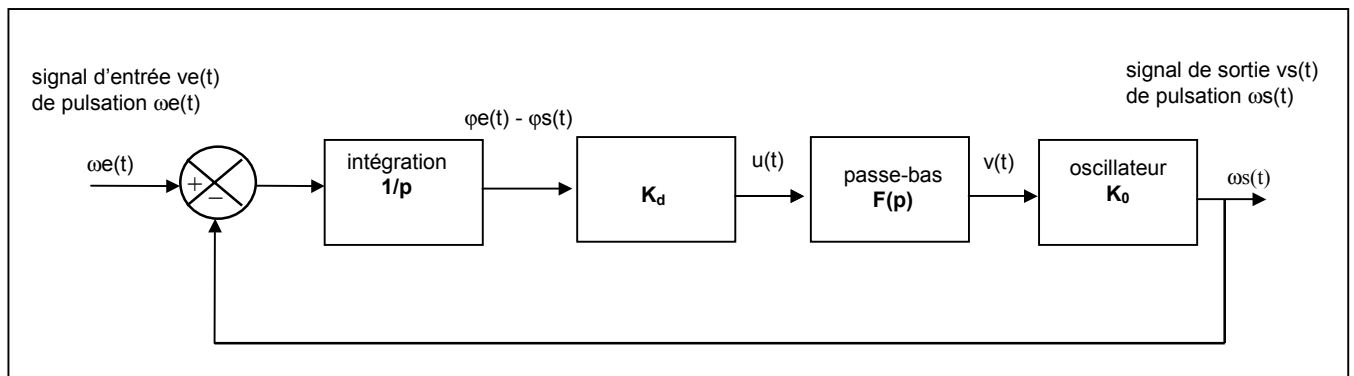


Figure 8. Modèle complet de la boucle.

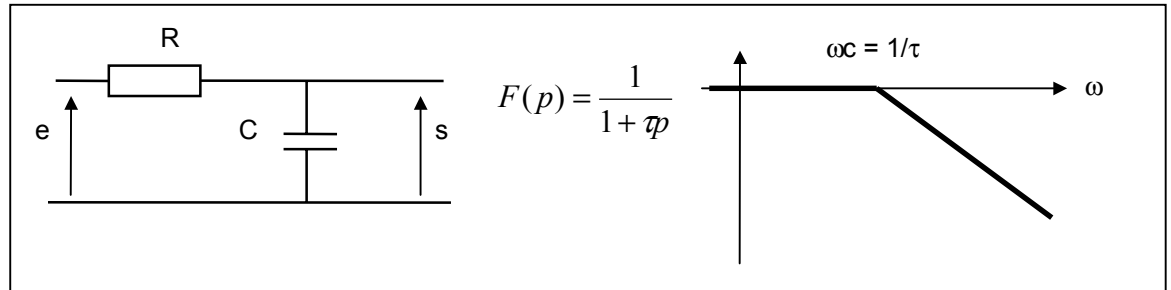
Ce schéma fonctionnel ne correspond plus à la réalité puisque le comparateur est maintenant un comparateur de fréquence, mais a l'avantage d'avoir comme grandeurs d'entrée et de sortie des fréquences. La transmittance en boucle ouverte est inchangée.

5) Les filtres de boucle :

Le filtre passe-bas a une influence importante sur le régime transitoire et détermine en grande partie les performances de l'asservissement :

⇒ filtre RC passe-bas passif :

Figure 9.
Le passe-bas moyenneur le plus simple.



Le gain de boucle de l'asservissement s'écrit alors :
$$T(p) = \frac{K_0 K_d}{p(1 + \tau p)}$$

Ce type de filtre est simple et utilisé lorsque le temps de réponse n'est pas critique, comme par exemple dans certaines applications de synthèse de fréquence.

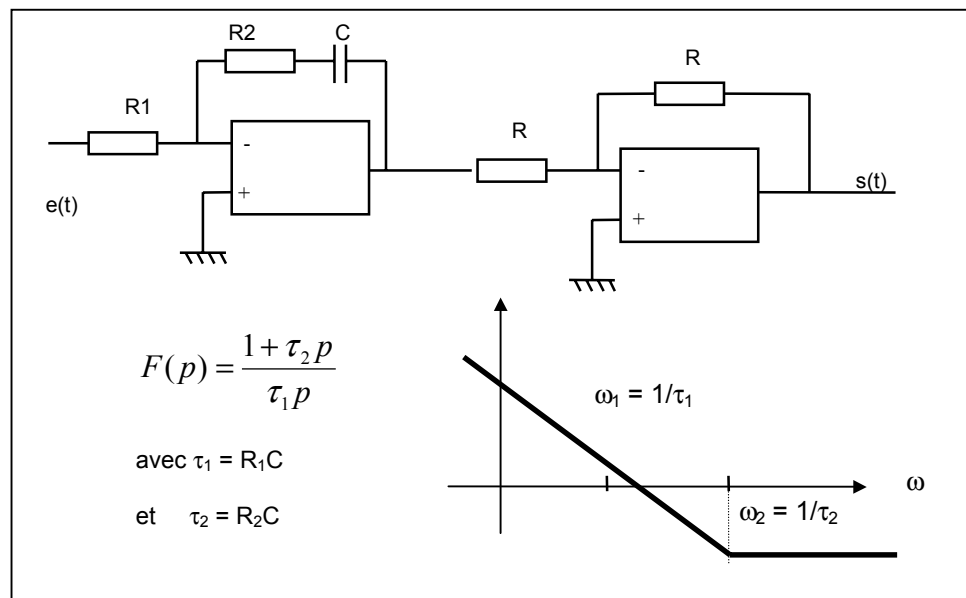
Le système est de classe 1, l'erreur à une entrée constante sera donc nulle : $f_s = f_e$

Ce résultat très simple est capital : quand la PLL est verrouillée sur un signal de fréquence f_e fixe, la fréquence f_s du signal en sortie du VCO est rigoureusement égale à la fréquence du signal d'entrée.

⇒ filtre passe-bas actif :

On utilise souvent dans les PLL un filtre **passe-bas actif** particulier qui introduit une intégration supplémentaire, ce qui augmente la classe du système et améliore donc sa précision.

Figure 10.
Filtre de boucle actif.



Avec ce filtre actif, la transmittance de boucle s'écrit :
$$T(p) = \frac{K_0 K_d (1 + \tau_2 p)}{\tau_1 p^2}$$

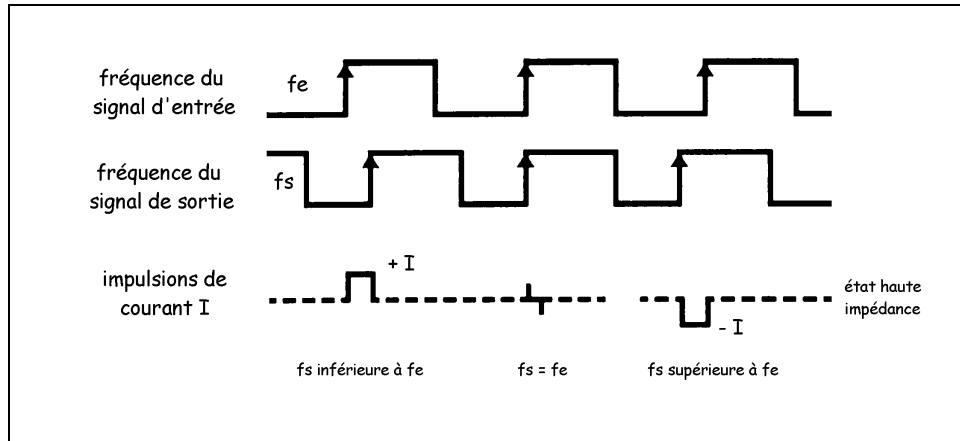
Le système est de classe 2, l'erreur à une entrée constante sera donc nulle : $f_s = f_e$ de même que l'erreur à une rampe de fréquence.

6) Le comparateur phase-fréquence à pompe de charge :

Les PLL actuelles utilisent très souvent des **comparateurs phase-fréquence avec sortie en courant appelés aussi comparateurs à pompe de charge**.

Une source de courant, commandée par une fonction logique appropriée, fournit en sortie du comparateur de phase des impulsions de courant I , positives ou négatives, dont le signe et la durée dépendent du déphasage entre les deux signaux d'entrée du comparateur de phase.

Figure 11. Fonctionnement du comparateur phase-fréquence.



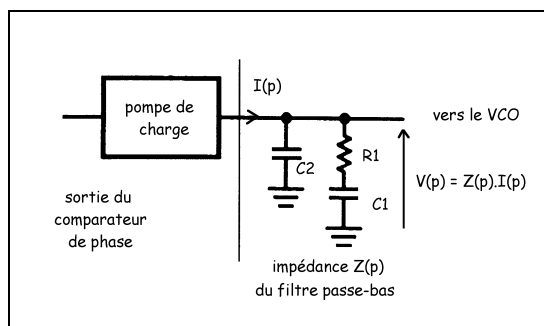
Le courant moyen en sortie de ce type de comparateur est sensiblement proportionnel au déphasage entre les deux signaux d'entrée.

Le comparateur de phase sera alors caractérisé par sa transmittance :

$$K_d = \frac{\text{valeur moyenne du courant en sortie}}{\text{déphasage entre les signaux d'entrée}} = \frac{I_{\text{moyen}}}{\phi} \quad \text{en ampères/radian}$$

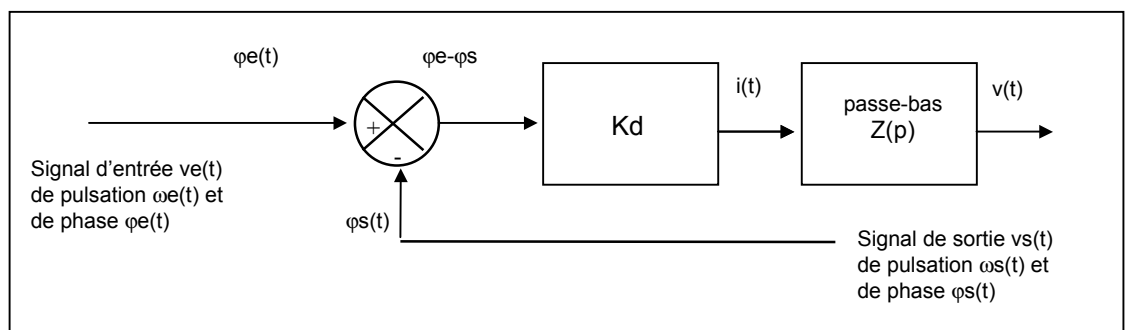
Le filtre passe-bas est attaqué en courant en fournit à sa sortie la tension de commande du VCO, sa transmittance sera donc homogène à une impédance $Z(p)$.

Figure 12. Filtre de boucle associé au comparateur à pompe de charge.



Dans le schéma fonctionnel, le comparateur de phase se modélise alors de la façon suivante :

Figure 13. Modélisation du comparateur de phase.



Exercices d'application



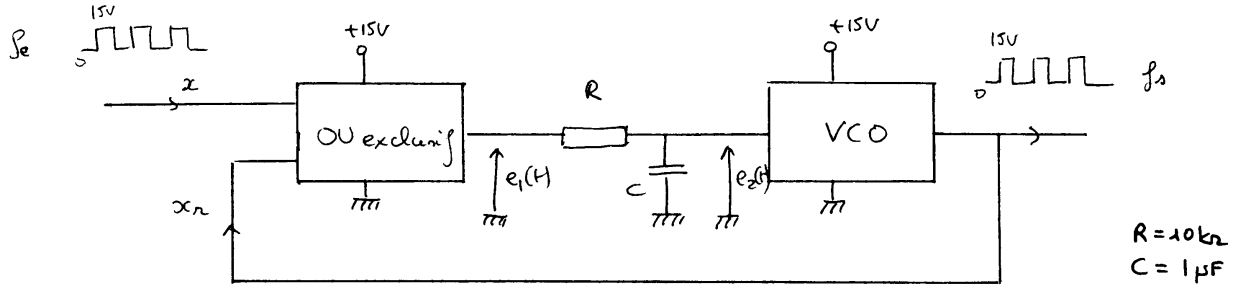
jean-philippe muller

PLL1- Etude d'une PLL simple

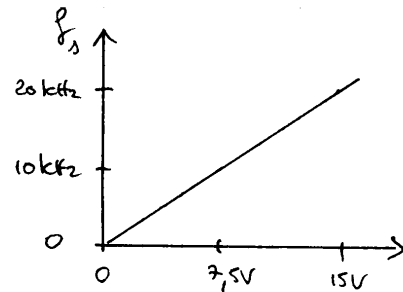


Comprendre le rôle des différents éléments constituant une boucle à verrouillage de phase

On étudie une PLL qui a le schéma fonctionnel suivant :

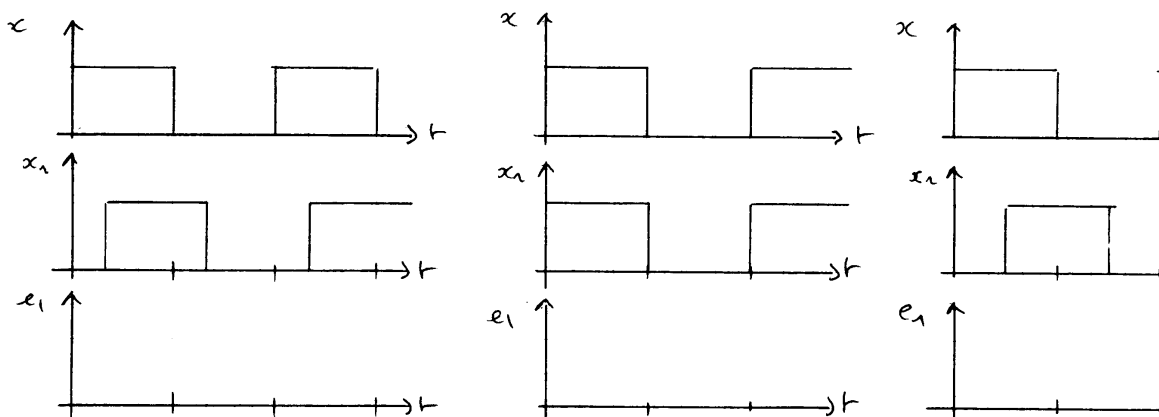


Le VCO utilisé dans cette boucle a la caractéristique idéalisée suivante :



En fonctionnement, la boucle est verrouillée et la fréquence de sortie f_s est égale à la fréquence d'entrée f_e .

1) Dans les 3 cas suivants, tracer l'allure du signal $e_1(t)$ en sortie du OU exclusif et évaluer sa valeur moyenne.

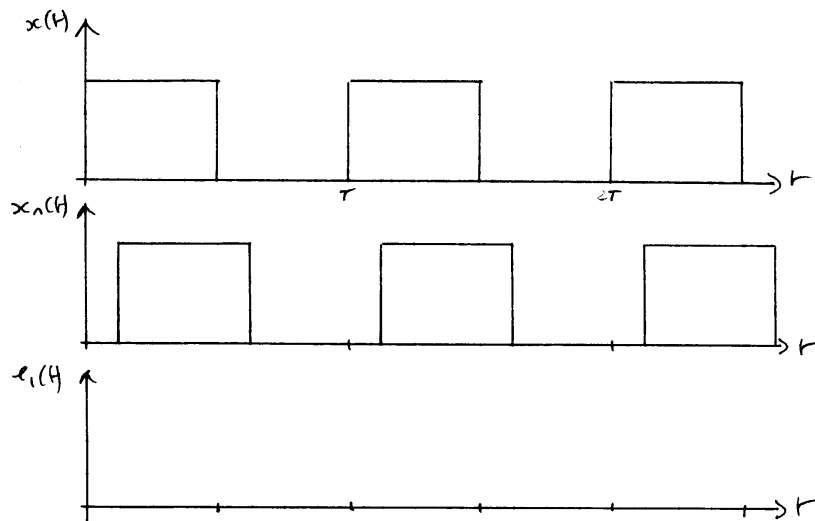


2) On applique à l'entrée un signal carré de fréquence $f_e = 10 \text{ kHz}$:

- donner la valeur de e_2
- quelle est la fréquence de coupure du filtre RC
- préciser le rôle de ce filtre
- donner l'allure de $e_1(t)$ et du déphasage entre $x(t)$ et $x_r(t)$

Cet état correspondant à $f_e = f_s = 10 \text{ kHz}$ est défini comme le point de repos de la boucle. Préciser pour ce point de repos les caractéristiques à chaque endroit de la boucle.

3) On modifie la fréquence f_e du signal d'entrée qui n'est plus égale à 10 kHz. A l'aide des oscillogrammes de $x(t)$ et $x_r(t)$ relevés sur le montage, tracer $e_1(t)$, calculer e_2 et en déduire la valeur de la fréquence f_e .



4) Autour du point de repos, c'est-à-dire pour des fréquences d'entrée voisines de 10 kHz, dessiner le schéma fonctionnel du système en prenant comme grandeur d'entrée et de sortie les phases des signaux $v_e(t)$ et $v_s(t)$. Transformer le schéma fonctionnel pour avoir en entrée et en sortie les fréquences f_e et f_s .

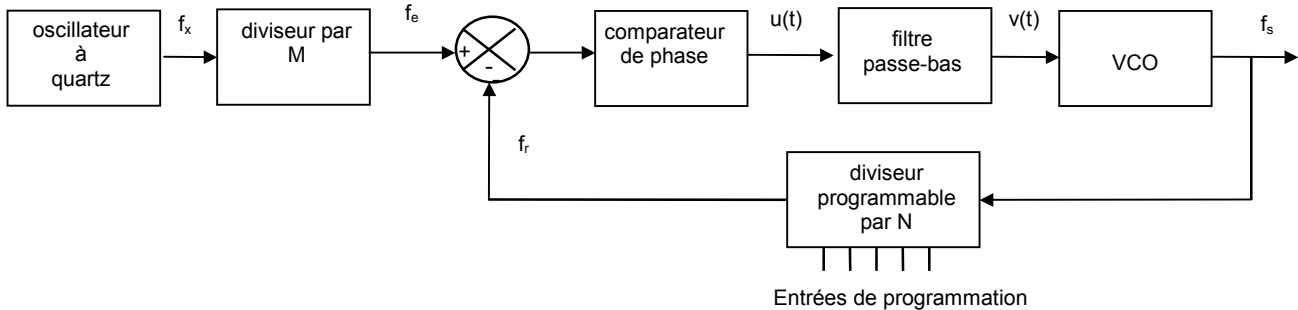
5) Quelle est la transmittance en boucle ouverte de cet asservissement ? quelles propriétés prévoyez-vous pour le régime transitoire et la précision ?

PLL2- Principe d'un synthétiseur de fréquence



Comprendre comment définir les diviseurs d'un synthétiseur de fréquence

On s'intéresse à un synthétiseur de fréquence dont la structure est la suivante :



1) Etablir l'expression de la fréquence de sortie f_s de ce synthétiseur en fonction de la fréquence f_x de l'oscillateur à quartz et des rapports de division M et N .

2) On appelle « pas P » de la synthèse la plus petite augmentation possible de fréquence en sortie. Quelle est l'expression littérale du pas de ce synthétiseur ?

3) On désire synthétiser la porteuse d'un émetteur FM dans la bande de 88 à 108 MHz avec un pas de 50 kHz. Proposer des valeurs pour f_x , M et N .

4) Pour le milieu de bande, quelle est la fréquence en sortie du comparateur de phase en supposant qu'il s'agisse d'un OU exclusif. En déduire un ordre de grandeur de la fréquence de coupure du filtre passe-bas.

5) Si on admet pour simplifier que le filtre passe-bas est du premier ordre, donner un ordre de grandeur du temps que met le synthétiseur pour changer de canal. Que peut-on dire de ce temps si on diminue encore le pas de la synthèse ?

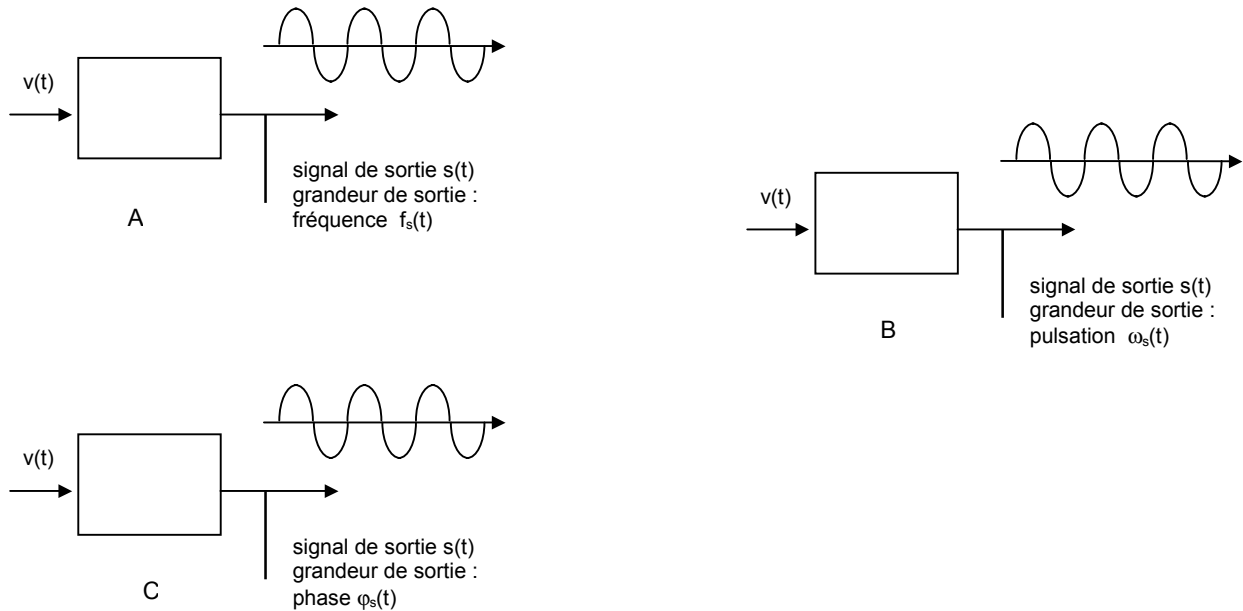
PLL3- Modélisation des fonctions d'une PLL



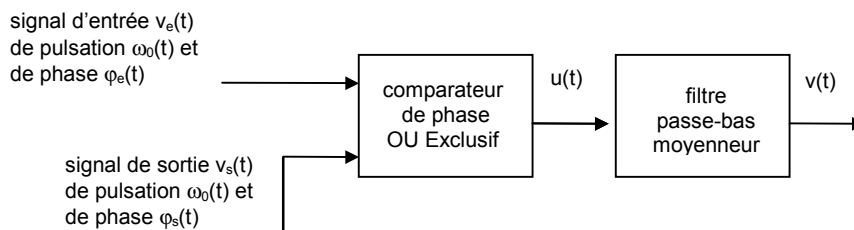
Apprendre à déterminer la transmittance des différents éléments constituant une boucle à verrouillage de phase

1) Une boucle à verrouillage de phase utilise un VCO linéaire couvrant la gamme de 100 à 200 MHz pour une tension d'entrée $v(t)$ allant de $-5V$ à $+5V$. Le signal de sortie du VCO est sinusoïdal.

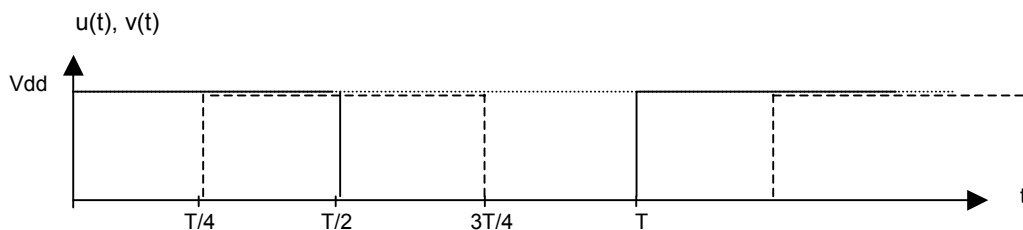
Dans les 2 cas ci-dessous, déterminer la transmittance K_0 du VCO :



2) Une PLL compare les phases des signaux d'entrée et de sortie (forme carrée, rapport cyclique 0,5) à l'aide d'un comparateur de phase à OU exclusif suivi d'un filtre qui ne garde que la valeur moyenne $v(t)$ du signal $u(t)$:



Pour un signal de sortie en retard de $T/4$ par rapport à l'entrée, tracer l'allure de $u(t)$ et de $v(t)$:



En déduire la relation entre la tension continue $v(t)$ et le déphasage des 2 signaux $\phi_e(t) - \phi_s(t)$ en fonction de la tension d'alimentation de la porte V_{dd} .

PLL4- Schéma fonctionnel d'une PLL simple

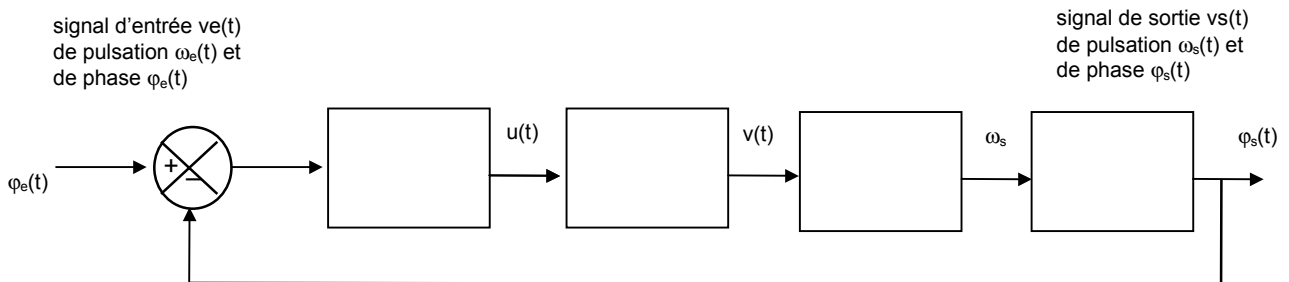


Comprendre le rôle des différents éléments constituant une boucle à verrouillage de phase

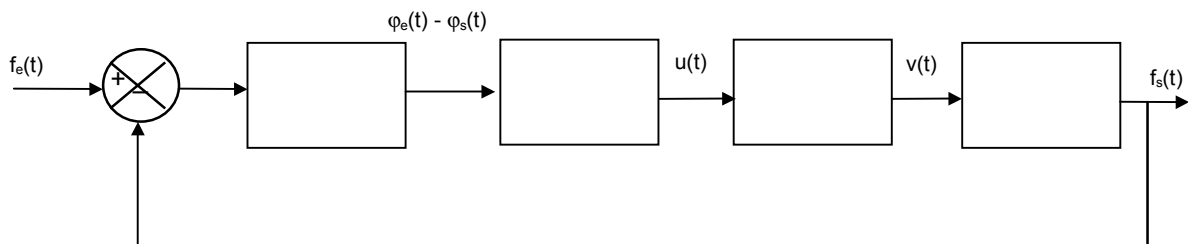
On étudie une PLL composée des éléments suivant :

- un comparateur de phase donnant en sortie une tension $u(t)$ dont la valeur moyenne varie de 1V si le déphasage varie de 38 degrés
- un VCO dont la fréquence en sortie varie de 1 kHz si la tension de commande $v(t)$ varie de 2V
- un filtre passe-bas du premier ordre coupant à 100 Hz et d'amplification A

1) Compléter le schéma fonctionnel de la boucle :



2) Modifier ce schéma fonctionnel pour avoir comme grandeurs d'entrée et de sortie les fréquences :



3) On souhaite régler A pour avoir une marge de phase de 45° . Ecrire l'expression de la transmittance de boucle $\underline{I}(j\omega)$ de ce système. A quelle pulsation ω_p l'argument de la transmittance complexe vaut-il -135° ?

4) Ecrire l'expression du module de $\underline{I}(j\omega)$ et calculer A pour avoir un module égal à 1 à la pulsation ω_p .

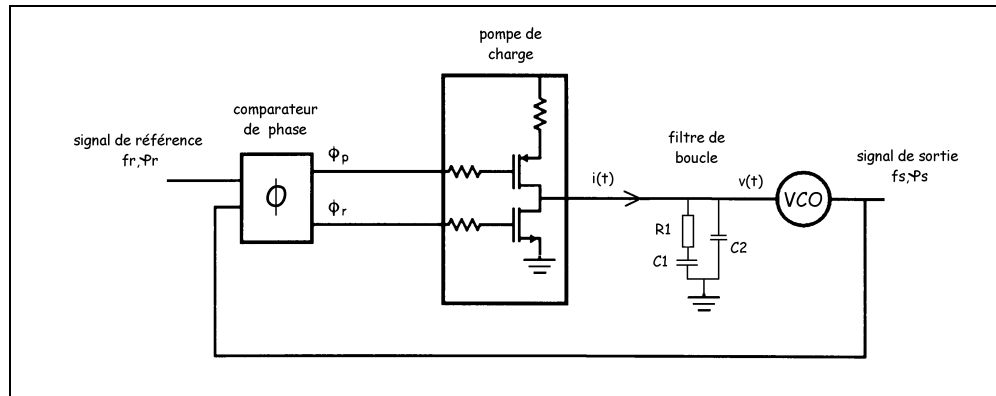
PLL5- PLL à pompe de charge



Régler la stabilité d'une PLL équipée d'un comparateur fonctionnant en pompe de charge

On étudie la boucle à verrouillage de phase suivante construite autour d'un comparateur de phase à pompe de charge qui présente l'intérêt de bien fonctionner avec un simple filtre passif.

Ce comparateur de phase fournit en sortie un courant dont la valeur moyenne est proportionnelle au déphasage entre les deux signaux d'entrée.



$$R1 = 11,1 \text{ k}\Omega$$

$$C1 = 900 \text{ pF}$$

$$C2 = 100 \text{ pF}$$

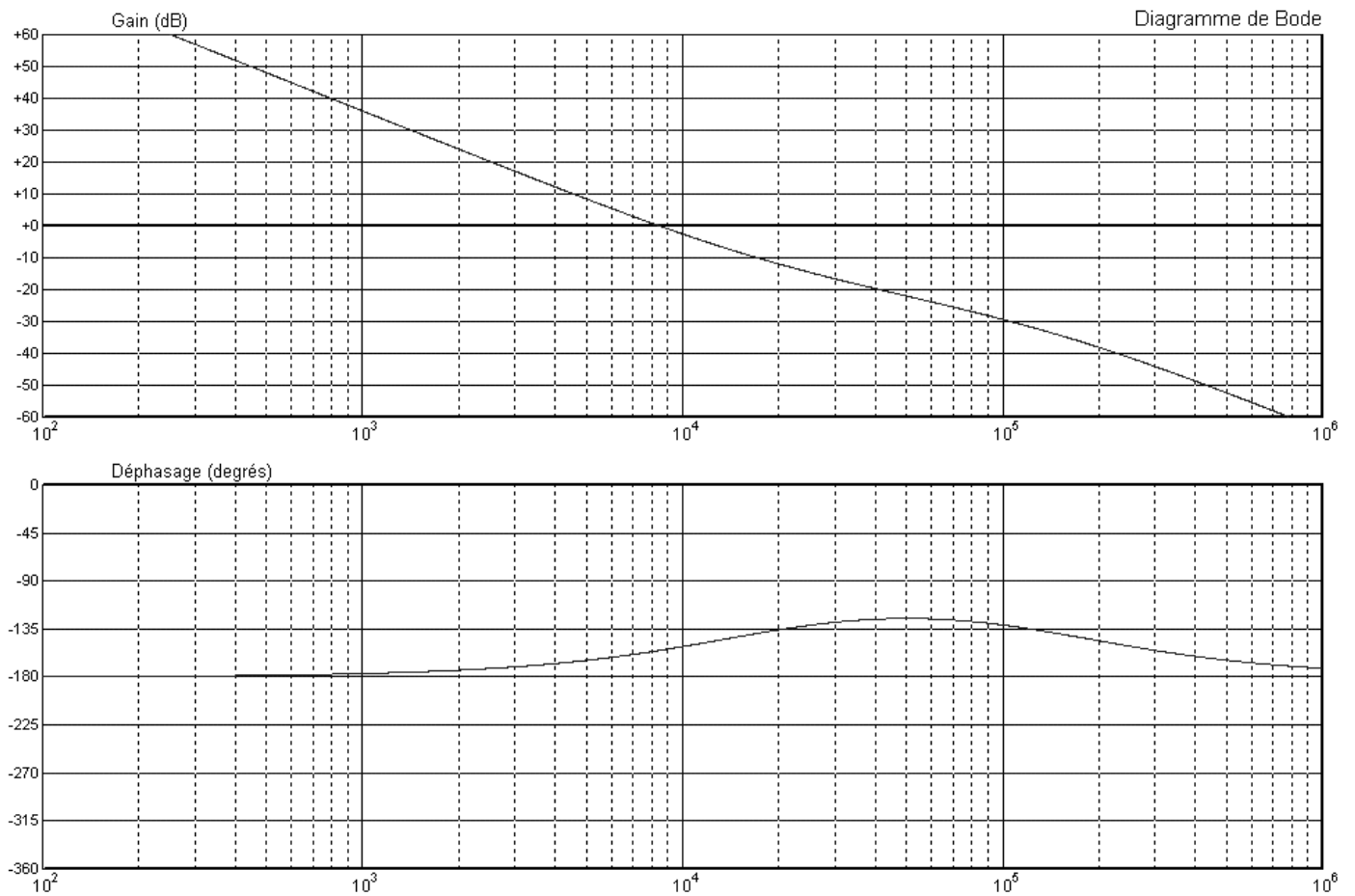
1) Dessiner le schéma fonctionnel de la boucle en prenant comme grandeur d'entrée f_r et comme grandeur de sortie f_s . On appellera $Z(p)$ l'impédance du filtre formé par $R1$, $C1$ et $C2$, la transmittance statique du comparateur de phase est notée K_d et celle du VCO notée K_0 .

2) Montrer que la transmittance en boucle ouverte s'écrit :

$$T(p) = \frac{2 \cdot \pi \cdot K_d \cdot K_0}{(C_1 + C_2) p^2} \cdot \frac{1 + R_1 C_1 p}{1 + R_1 \frac{C_1 C_2}{C_1 + C_2} p}$$

3) Le comparateur de phase est caractérisé par une transmittance statique $K_d = 2,5 \cdot 10^{-5}$ A/rad. Si le VCO a une pente égale à $K_0 = 15915$ Hz/V, donner l'expression de la transmittance en bo $\underline{T}(jf)$ du système.

4) La courbe ci-dessous correspond au diagramme de Bode de $\underline{I}(jf)$:



Si on veut assurer au système bouclé une marge de phase maximale et donc une stabilité correcte, déterminer graphiquement l'amplification A à ajouter dans la chaîne directe.

En déduire la valeur de la marge de phase et la valeur correcte de la pente $K'o$ du VCO.

Exercice PLL1 :1) cas 1 : $e_{1\text{moyen}} = 5 \text{ V}$ cas 2 : $e_{1\text{moyen}} = 0 \text{ V}$ cas 3 : $e_{1\text{moyen}} = 7,5 \text{ V}$ 2) Si la boucle est verrouillée, on a $f_s = f_e$. Pour avoir 10 kHz en sortie on devra avoir $e_2 = 7,5 \text{ V}$.Pour avoir cette valeur de tension e_2 les signaux doivent être déphasés d'un quart de période à l'entrée du OUEX.

Le filtre passe-bas est là pour extraire la valeur moyenne en sortie du OUEX.

3) Graphiquement on a une valeur moyenne de 3,75 V ce qui veut dire que $f_s = f_e = 5 \text{ kHz}$ 4) 5) Le comparateur de phase a une transmittance statique de $K_d = 15/\pi$ et le VCO de $K_0 = 1333 \text{ Hz/V} = 8377 \text{ rads/sV}$ La transmittance de boucle s'écrit : $T(p) = \frac{K_0 K_d}{p(1+RCp)}$ système de classe 1, erreur nulle à une consigne constante**Exercice PLL2 :**1) $f_s = N \cdot f_x / M$ 2) $f_s = N \cdot P$ le pas P vaut $P = f_x / M$ 3) Pour un pas de synthèse de 50 kHz, on pourra prendre par exemple $f_x = 1 \text{ MHz}$ et $M = 20$

Le rapport de division N variera alors de 1760 à 2160 pour couvrir toute la bande FM.

4) En milieu de bande, on a $f_s = 98 \text{ MHz}$ soit $N = 1960$. La fréquence en sortie du OUEX est double, soit 100 kHz.Pour extraire la valeur moyenne et supprimer le 100 kHz et ses harmoniques, il faut couper nettement en-dessous de cette fréquence, soit $f_c = 1 \text{ kHz}$ ou mieux $f_c = 100 \text{ Hz}$.5) Un passe-bas du premier ordre qui coupe à 100 Hz a une constante de temps $\tau = 1/2\pi f_c = 0,16 \text{ s}$.Ce qui correspond à un temps de réponse $t_r = 3\tau \approx 0,5 \text{ ms}$

Si on abaisse le pas d'un facteur 10, il faudra couper 10 fois plus bas, et le temps de réponse sera 10 fois plus long.

Exercice PLL3 :1) cas A : $K_0 = 10^8/10 = 10^7 \text{ Hz/V}$ cas B : $K_0 = 2\pi 10^7 \text{ rad/sV}$ cas C : $K_0 = 10^7/p \text{ rads/V}$

2) $v(t) = \frac{V_{dd}}{\pi} \varphi$

Exercice PLL4 :1) 2) $K_d = 1/38 \text{ V/}^\circ = 1,5 \text{ V/rad}$ $K_0 = 1000/2 = 500 \text{ Hz/V} = 3140 \text{ rad/sV}$

3) $T(j\omega) = \frac{4710A}{j\omega(1+j\frac{\omega}{628})}$

la phase vaut -135° lorsque $\omega = 628 \text{ rads/s}$ 4) A cette pulsation, le module vaut : $|T(j\omega)| = \frac{4710A}{628\sqrt{2}}$ et sera égal à 1 si $A = 0,188$ Cette valeur de A assurera une marge de phase de 45° .

Exercice PLL5 :

1) 2) voir Cours

$$3) T(p) = \frac{2,5 \cdot 10^9}{p^2} \cdot \frac{1 + \frac{p}{10^5}}{1 + \frac{p}{10^6}} \quad \text{soit} \quad \underline{T(jf)} = \frac{4 \cdot 10^8}{f^2} \cdot \frac{1 + j \frac{f}{1,6 \cdot 10^4}}{1 + j \frac{f}{1,6 \cdot 10^5}}$$

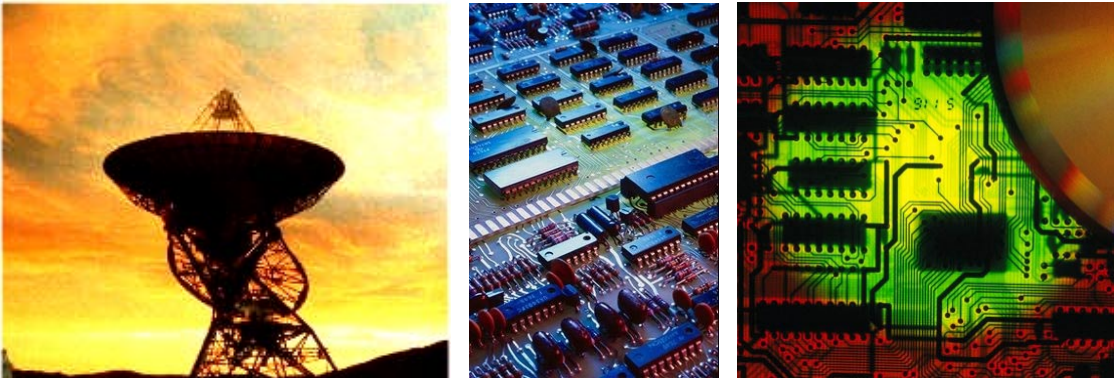
4) La marge de phase maximale est obtenue si le gain vaut 0dB à la fréquence $5,5 \cdot 10^4$ Hz environ.

Il faut donc introduire dans la chaîne un gain de 22 dB (lecture graphique) soit un facteur 12,6.

Ce gain peut être introduit en ajoutant un amplificateur, mais il est souvent plus simple de jouer sur la pente du VCO qui devra passer ici à :

$$K'_0 = 12,6 \cdot K_0 = 2 \cdot 10^5$$

Questionnaire



jean-philippe muller

version janvier 2008



Questions

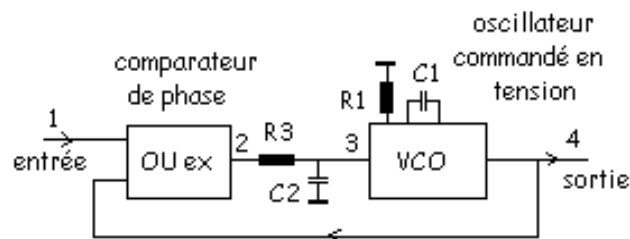
1 Une boucle à verrouillage de phase comporte dans tous les cas :

- | | Vrai | Faux |
|---|--------------------------|--------------------------|
| a) un oscillateur de référence à l'entrée | <input type="checkbox"/> | <input type="checkbox"/> |
| b) un comparateur de phase | <input type="checkbox"/> | <input type="checkbox"/> |
| c) un filtre passe-bande | <input type="checkbox"/> | <input type="checkbox"/> |
| d) un oscillateur commandé en tension | <input type="checkbox"/> | <input type="checkbox"/> |
| e) un diviseur dans la boucle de retour | <input type="checkbox"/> | <input type="checkbox"/> |

2 Lorsque une boucle à verrouillage de phase fonctionne normalement avec à l'entrée un signal de référence de fréquence fixe :

- | | Vrai | Faux |
|--|--------------------------|--------------------------|
| a) la tension continue en sortie du filtre est nulle | <input type="checkbox"/> | <input type="checkbox"/> |
| b) les signaux d'entrée et de sortie ont la même forme | <input type="checkbox"/> | <input type="checkbox"/> |
| c) les signaux d'entrée et de sortie sont de même fréquence | <input type="checkbox"/> | <input type="checkbox"/> |
| d) les signaux d'entrée et de sortie sont forcément en phase | <input type="checkbox"/> | <input type="checkbox"/> |

3 On s'intéresse à une pll de structure classique utilisant un OU exclusif comme comparateur de phase, et un VCO couvrant la plage allant de f_1 à f_2 :

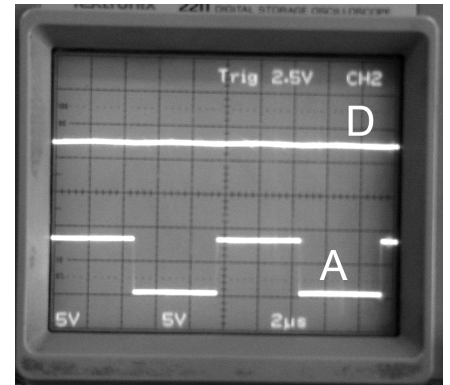
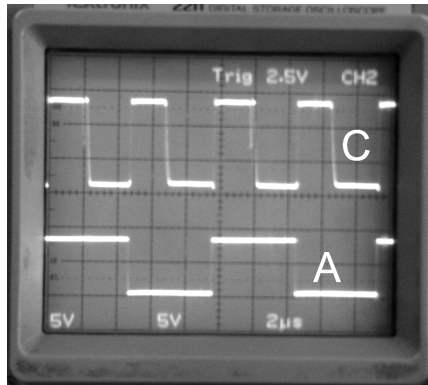
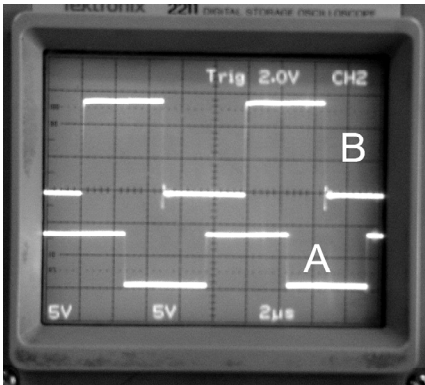
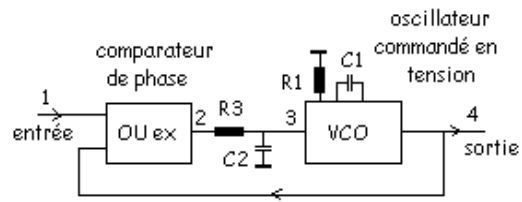


- | | Vrai | Faux |
|---|--------------------------|--------------------------|
| a) ce comparateur de phase accepte un signal d'entrée carré ou sinusoïdal | <input type="checkbox"/> | <input type="checkbox"/> |
| b) le filtre passe-bas R_3C_2 sert à filtrer les petits parasites affectant le signal | <input type="checkbox"/> | <input type="checkbox"/> |
| c) la boucle ne peut pas fonctionner en-dehors de la plage de f_1 à f_2 | <input type="checkbox"/> | <input type="checkbox"/> |
| d) si la fréquence d'entrée sort de la plage du VCO, la boucle sature | <input type="checkbox"/> | <input type="checkbox"/> |
| e) si la fréquence à l'entrée est entre f_1 et f_2 la boucle peut se verrouiller | <input type="checkbox"/> | <input type="checkbox"/> |

4 On injecte dans la boucle précédente un signal dont la fréquence f_0 est fixe et égale à la fréquence centrale du VCO. Les circuits sont alimentés en 5V.

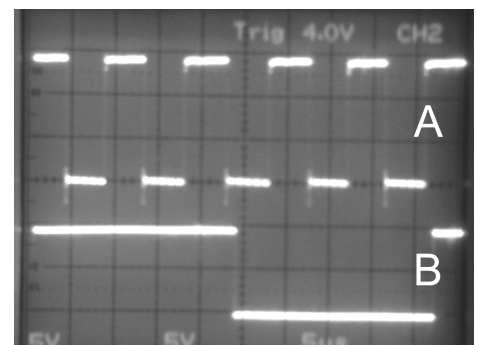
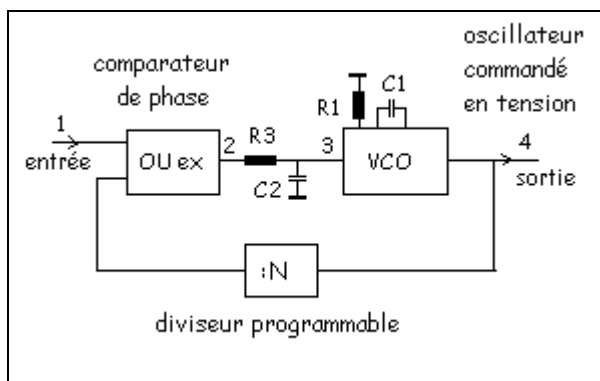
- | | Vrai | Faux |
|---|--------------------------|--------------------------|
| a) la tension à l'entrée du VCO est égale à 2,5V | <input type="checkbox"/> | <input type="checkbox"/> |
| b) la tension à l'entrée du VCO est parfaitement continue | <input type="checkbox"/> | <input type="checkbox"/> |
| c) la fréquence en sortie du OU EX est égale à f_0 | <input type="checkbox"/> | <input type="checkbox"/> |
| d) le signal de sortie est modulé en fréquence | <input type="checkbox"/> | <input type="checkbox"/> |

5 On s'intéresse à la forme des signaux dans une pll de structure classique, le signal repéré A est le signal de sortie produit par le VCO (point 4) :



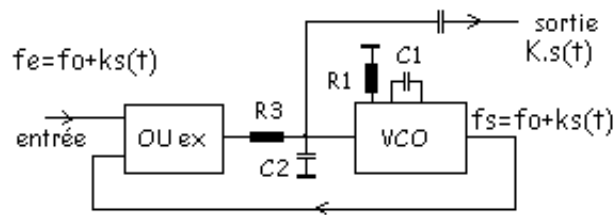
- a) le signal B est le signal d'entrée (point 1) Vrai Faux
- b) le signal C est le signal en sortie du comparateur de phase (point 2) Vrai Faux
- c) la valeur moyenne du signal C est d'environ 1,2V Vrai Faux
- d) le filtrage n'est pas parfait car le signal D (point 3) présente une ondulation Vrai Faux
- e) si on augmente la fréquence du signal d'entrée, la tension D diminue Vrai Faux
- f) si on augmente la fréquence du signal d'entrée, le déphasage entre A et B varie Vrai Faux

6 Une pll est équipée d'un diviseur dans la boucle de retour :



- a) le signal A représente le signal d'entrée et B le signal de sortie Vrai Faux
- b) les fréquences à l'entrée du comparateur de phase sont toujours égales dans une pll Vrai Faux
- c) grâce au diviseur, le signal de sortie est plus stable que le signal d'entrée Vrai Faux
- d) la fréquence de sortie f_s est de la forme $f_s = N \cdot f_e$ Vrai Faux

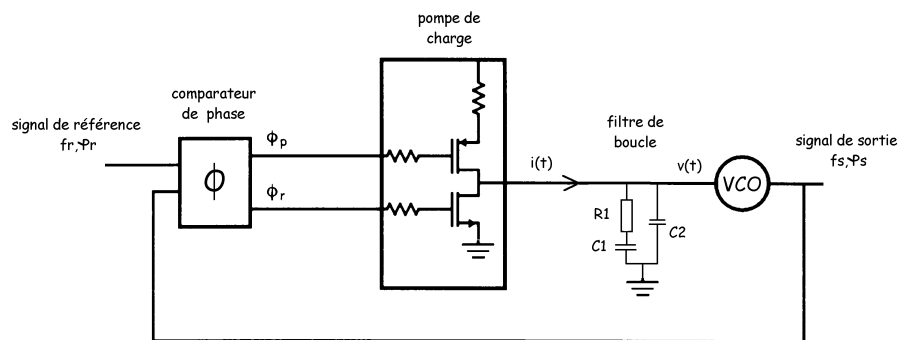
7 Une boucle à verrouillage de phase est attaquée par un signal dont la fréquence varie autour de f_0 en fonction d'un signal audio $s(t)$:



- a) le signal injecté est un signal modulé en fréquence
- b) la fréquence du VCO va suivre les variations de la fréquence du signal d'entrée
- c) la tension de commande du VCO va suivre les variations de la fréquence d'entrée
- d) le montage est un démodulateur de fréquence
- e) la fréquence de coupure du filtre RC est indépendante de $s(t)$

| Vrai | Faux |
|--------------------------|--------------------------|
| <input type="checkbox"/> | <input type="checkbox"/> |
| <input type="checkbox"/> | <input type="checkbox"/> |
| <input type="checkbox"/> | <input type="checkbox"/> |
| <input type="checkbox"/> | <input type="checkbox"/> |
| <input type="checkbox"/> | <input type="checkbox"/> |

8 Une pll a la structure suivante :



et sa transmittance en boucle ouverte s'écrit :
$$T(p) = \frac{K_d K_0}{(C_1 + C_2)p^2} \cdot \frac{1 + R_1 C_1 p}{1 + R_1 \frac{C_1 C_2}{C_1 + C_2} p}$$

- a) le système asservi est de classe 3
- b) si la fréquence d'entrée est fixe, on a alors rigoureusement $f_s = f_e$
- c) si la fréquence d'entrée augmente linéairement ($f_e = f_0 + at$), on a toujours $f_s = f_e$
- d) si la fréquence d'entrée augmente paraboliquement ($f_e = f_0 + at^2$), on a toujours $f_s = f_e$

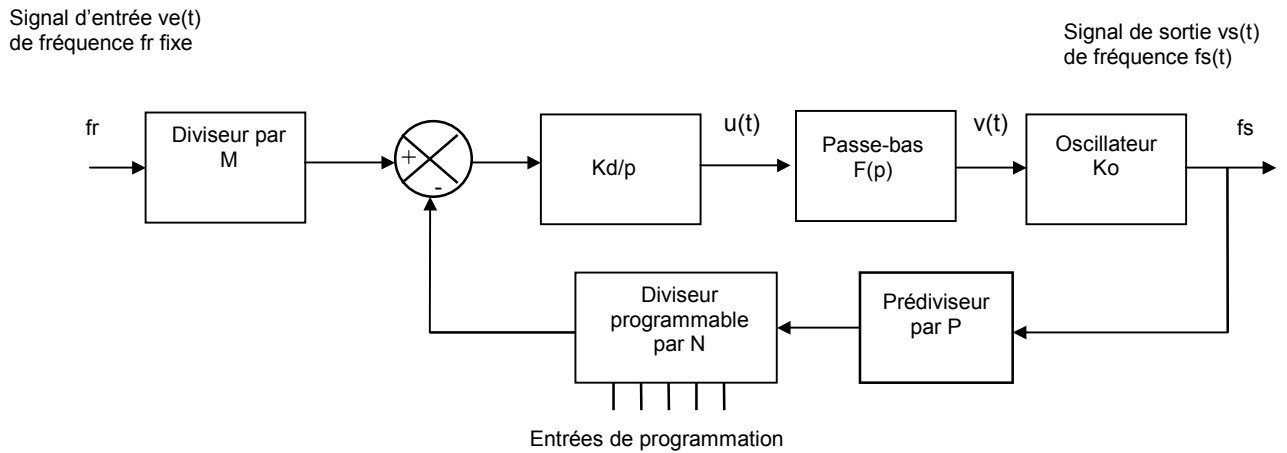
| Vrai | Faux |
|--------------------------|--------------------------|
| <input type="checkbox"/> | <input type="checkbox"/> |
| <input type="checkbox"/> | <input type="checkbox"/> |
| <input type="checkbox"/> | <input type="checkbox"/> |
| <input type="checkbox"/> | <input type="checkbox"/> |

9 Parmi les différents types de comparateurs de phase :

- a) le OUEX est simple, mais nécessite des signaux de rapport cyclique 0,5
- b) le comparateur logique phase-fréquence donne un déphasage entrée-sortie nul
- c) l'ensemble multiplieur+passse-bas réalise aussi la comparaison de fréquence
- d) aux fréquences très élevées, il n'existe plus de comparateur de phase

| Vrai | Faux |
|--------------------------|--------------------------|
| <input type="checkbox"/> | <input type="checkbox"/> |
| <input type="checkbox"/> | <input type="checkbox"/> |
| <input type="checkbox"/> | <input type="checkbox"/> |
| <input type="checkbox"/> | <input type="checkbox"/> |

10 Un synthétiseur de fréquence à prédiviseur a la structure suivante :



- | | Vrai | Faux |
|--|--------------------------|--------------------------|
| a) le signal d'entrée de fréquence f_r est toujours fourni par un oscillateur à quartz | <input type="checkbox"/> | <input type="checkbox"/> |
| b) les fréquences à l'entrée du comparateur valent f_r / M et f_s / NP | <input type="checkbox"/> | <input type="checkbox"/> |
| c) la fréquence de sortie s'écrit : $f_s = f_r.M/NP$ | <input type="checkbox"/> | <input type="checkbox"/> |
| d) le pas de la synthèse est $f_r.P/M$ | <input type="checkbox"/> | <input type="checkbox"/> |
| e) la fréquence de coupure du passe-bas joue sur le temps de réponse du synthétiseur | <input type="checkbox"/> | <input type="checkbox"/> |
| f) le prédiviseur permet d'augmenter le pas de la synthèse | <input type="checkbox"/> | <input type="checkbox"/> |
| g) si on désire avoir un pas de valeur faible, le rapport de division M doit être faible | <input type="checkbox"/> | <input type="checkbox"/> |
| h) dans ce cas, le temps de réponse du synthétiseur est forcément élevé | <input type="checkbox"/> | <input type="checkbox"/> |



Réponses

| N° | Réponses justes | Commentaires |
|----|-----------------|---|
| 1 | b, d | a) l'oscillateur de référence n'est présent que dans les applications de synthèse de fréquence c) le filtre est toujours un filtre passe-bas e) le diviseur n'est présent que dans les applications de synthèse de fréquence |
| 2 | c | a) la tension continue en sortie du filtre commande le VCO, elle n'est donc pas nulle, sauf cas particulier b) le signal de sortie est produit par un VCO, sa forme n'est donc pas liée à la forme du signal d'entrée. Mais le comparateur de phase nécessite en général une forme identique pour les 2 signaux à comparer, ce qui entraîne l'existence de circuits de mise en forme des signaux d) cela dépend du type de comparateur de phase utilisé : avec un OUEX par exemple, les signaux ne sont pas en phase |
| 3 | c, e | a) le OUEX est un circuit logique qui nécessite des signaux carrés de rapport cyclique 0,5 b) le filtre passe-bas est là pour extraire la valeur moyenne du signal carré en sortie du OUEX, il n'y a pas de parasites à ce niveau d) si l'entrée sort de la plage utile, la boucle ne sature pas, elle décroche |
| 4 | a, d | b) et d) un filtre RC ne peut pas supprimer totalement les harmoniques du signal carré en sortie du OUEX, ce signal présente donc une faible ondulation de forme quasi-triangulaire qui est à l'origine d'une modulation de fréquence parasite en sortie c) elle est égale à $2f_0$ |
| 5 | a,b,d,e,f | c) l'échelle est de 5V/division, le signal carré varie entre 1V et 13V avec un rapport cyclique de 0,5, sa valeur moyenne est donc de 7V environ, ce qui est confirmé par la courbe D e) si la fréquence d'entrée augmente, la fréquence de sortie augmente, la tension de commande du VCO doit donc augmenter |
| 6 | b, d | a) A est la sortie, et B l'entrée c) le signal de sortie est verrouillé sur le signal d'entrée, et a donc la même stabilité |
| 7 | a, b, c, d | e) la fréquence de coupure du filtre passe-bas doit être au-dessus de la fréquence maximale contenue dans s(t) si on veut récupérer l'intégralité du signal audio |
| 8 | b, c | a) et d) il y a deux intégrations dans la transmittance en bo, le système est donc de classe 2 : erreur nulle à une entrée constante et à une entrée en rampe |
| 9 | a,b, c | d) aux fréquences élevées, le multiplieur à diodes ou mélangeur Schottky permet la réalisation de comparateurs de phase jusqu'à quelques dizaines de GHz |
| 10 | a,b,d,e,h | c) on a $f_r/m = f_s/NP$ soit $f_s = f_r.NP/M$ f) le prédiviseur est là dans les cas où la fréquence de sortie f_s est trop élevée pour être injectée directement dans le diviseur programmable N. Pour augmenter le pas de la synthèse, il suffit de diminuer M. g) le pas est $f_r.P/M$ et le facteur de prédivision souvent donné (10 ou 64 ou 256), ce qui fait que pour avoir un pas de synthèse faible, on est obligé d'avoir une valeur de M importante h) dans ce cas, les fréquences à l'entrée et à la sortie du comparateur de phase sont faibles, le filtre passe-bas qui doit extraire la valeur moyenne doit donc couper très bas, ce qui donne forcément un temps de réponse long |